

# **Aquisição e envio de informação num computador**

**Porta paralela**

**Porta Série**

**Placas de aquisição de dados**

**Apenas digitais**

**Apenas Analógicas**

**Digitais / Analógicas**

**Acesso directo aos registos físicos**

# **Porta Paralela**

**A porta paralela original (IBM-PC's) tem:**

**3 portos de 8 bits cada:**

**Data port**

**Status port**

**Control port**

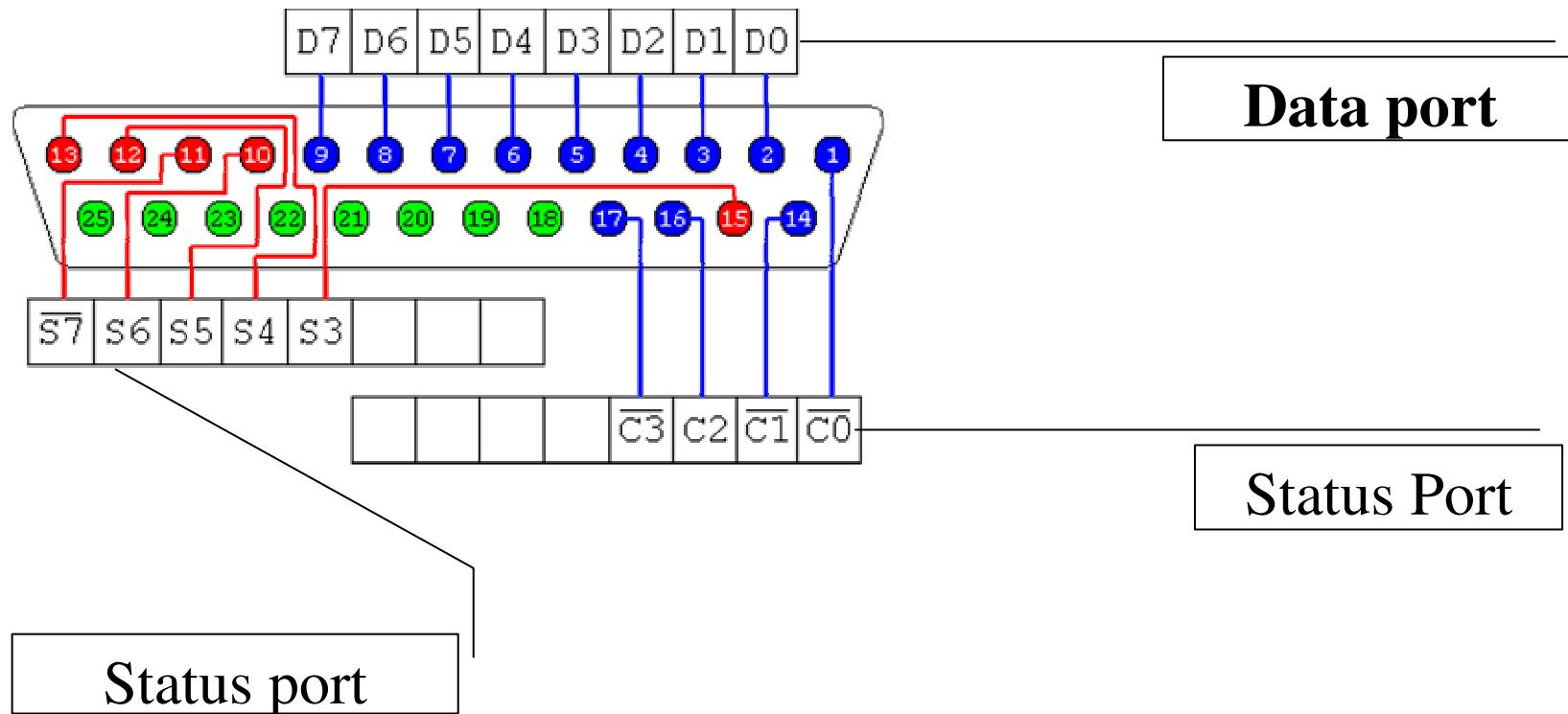
**Na globalidade, esta porta tem:**

**12 bits de output**

**5 bits de input**

**Os restantes bits são massa**

# Identificação dos portos e dos bits na porta paralela



*Importante perceber que existem alguns bits invertidos*

- As portas paralelas têm evoluído
- Versões mais avançadas têm sido introduzidas ao longo dos anos:
  - » Bi-direccional (PS/2)
  - » Enhanced Parallel Port (EPP)
  - » Extended Capability Port (ECP)
- A porta original é vulgarmente designada por Standard Parallel Port (SPP)

## Endereços normais dos portos da porta paralela

<b>Porto Registo</b>	<b>Endereço LPT1</b>	<b>Endereço LPT2</b>	<b>Direcção dos dados</b>
Registo dados	378h	278h	Um byte de saída
Registo de Estado	379h	279h	5 bites de saída
Registo de controlo	37Ah	27Ah	4 bites de entrada

Note-se que estes endereços podem ser diferentes, em especial em máquinas mais antigas

Lembre-se que uma Porta paralela não é um equipamento de potência, e que portanto funciona com níveis de tensão reduzidos e de corrente ainda mais reduzidos...

## Ler Dados

```
with Ada.Integer_Text_Io, Ada.Text_Io,  
Io_Ports, Interfaces;  
  
use Ada.Integer_Text_Io, Ada.Text_Io,  
Io_Ports, Interfaces;  
  
procedure Ler is  
  
    A:Unsigned_8:=0;  
  
    B:Integer;  
  
    Register:Unsigned_16;  
  
begin  
  
    Register:=Unsigned_16(16#37A#);  
  
    Disable_Interrupts;  
  
    Read_Io_Port(Register,A);  
  
    Enable_Interrupts;  
  
    Put(Integer(A));  
  
end Ler;
```

## Escrever Dados

```
with Ada.Integer_Text_Io, Ada.Text_Io, Io_Ports,  
Interfaces;  
  
use Ada.Integer_Text_Io, Ada.Text_Io, Io_Ports,  
Interfaces;  
  
procedure Escrever is  
  
    B,C:Integer;  
  
    Register:Unsigned_16;  
  
    Data: Unsigned_8;  
  
begin  
  
    Register:=Unsigned_16(16#378#);  
  
    Get (C);  
  
    Data:=Unsigned_8(C);  
  
    Disable_Interrupts;  
  
    Write_Io_Port(Register, Data);  
  
    Enable_Interrupts;  
  
end Escrever;
```

## Utilização placa de aquisição de dados série DAS1600

Algumas características mais importantes da DAS:

16 entradas analógicas “single-ended” (não diferenciais) ou oito entradas diferenciais.

As entradas analógicas podem ser configuradas para unipolares (0-10V) ou bipolares ( $\pm 10V$ ).

As entradas analógicas são amostradas no máximo a uma taxa de 100K amostras por segundo.

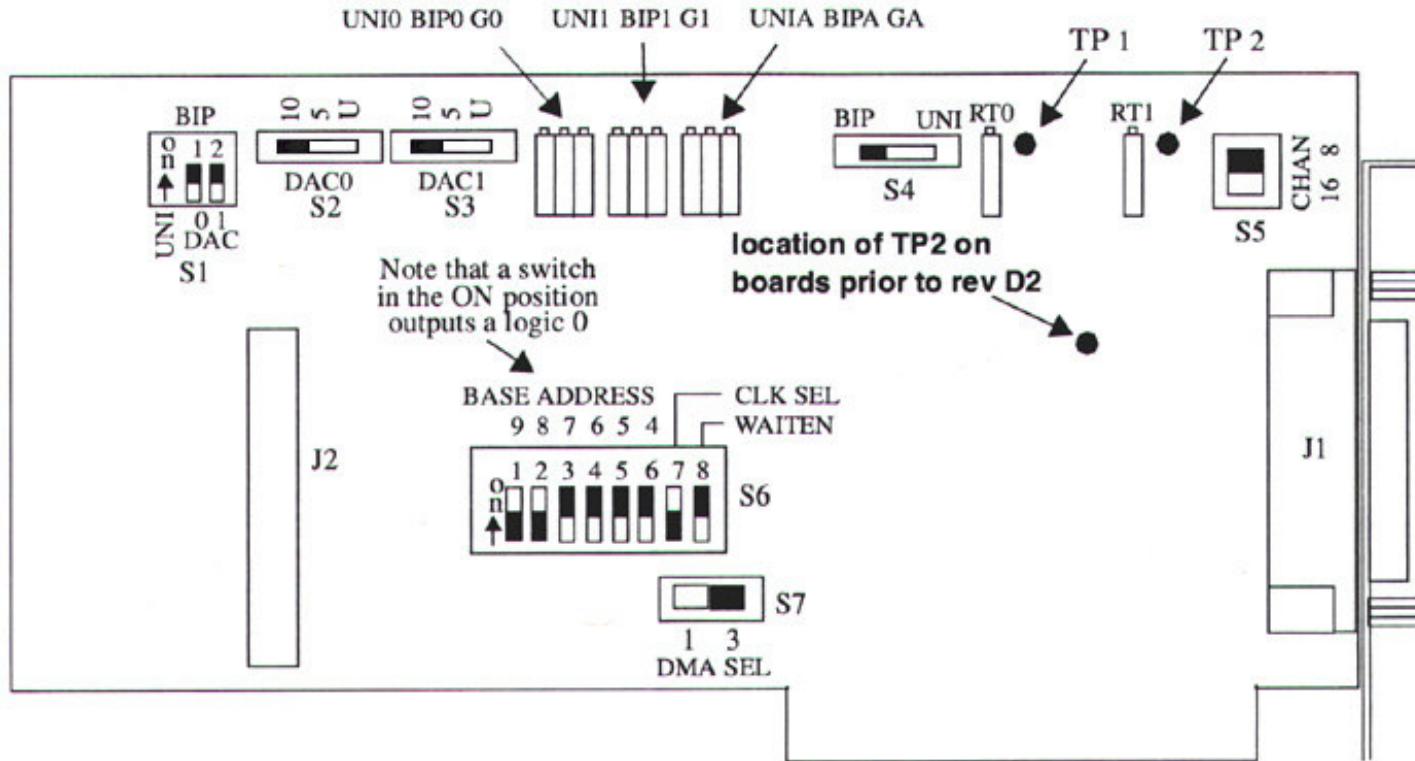
Dois canais de saída aos quais se associam dois conversores DAC de 12 Bits, sendo estas saídas configuradas para gamas de 0-5V, 0-10V,  $\pm 5V$  e  $\pm 10V$ .

### *Selecção diferencial / single-ended*

Pode ser aplicada uma referência externa às saídas analógicas permitindo obter outras gamas de valores.

### *Selecção unipolar / bipolar*

# Configurações da placa



# Pinout da placa

Rear View				
LL GND	Pin 19	•	Pin 37	Ch0 HI IN
Ch0 LO IN / Ch8 HI IN	Pin 18	•	Pin 36	Ch1 HI IN
Ch1 LO IN / Ch9 HI IN	Pin 17	•	Pin 35	Ch2 HI IN
Ch2 LO IN / Ch10 HI IN	Pin 16	•	Pin 34	Ch3 HI IN
Ch3 LO IN / Ch11 HI IN	Pin 15	•	Pin 33	Ch4 HI IN
Ch4 LO IN / Ch12 HI IN	Pin 14	•	Pin 32	Ch5 HI IN
Ch5 LO IN / Ch13 HI IN	Pin 13	•	Pin 31	Ch6 HI IN
Ch6 LO IN / Ch14 HI IN	Pin 12	•	Pin 30	Ch7 HI IN
Ch7 LO IN / Ch15 HI IN	Pin 11	•	Pin 29	LL GND
D/A 0 REF IN*	Pin 10	•	Pin 28	LL GND
D/A 0 OUT*	Pin 9	•	Pin 27	D/A 1 OUT*
VREF (-5)*	Pin 8	•	Pin 26	D/A 1 REF IN*
POWER GND	Pin 7	•	Pin 25	IP 0 / TRIG 0 / XPCCLK
IP 1 / XTRIG	Pin 6	•	Pin 24	IP 2 / CTR 0 GATE
IP 3	Pin 5	•	Pin 23	OP 0
OP 1	Pin 4	•	Pin 22	OP 2
OP 3	Pin 3	•	Pin 21	CTR 0 CLOCK IN
CTR 0 OUT	Pin 2	•	Pin 20	CTR 2 OUT
+5 V PWR	Pin 1	•		

\* Not connected in DAS-1400 Series

## *Registros do ADC*

Os registos 300H, 301H e 302H são usados na conversão dos dados de entrada A/D.

- Os quatro bits menos significativos do registo 300H, permitem endereçar o canal do qual se pretende fazer a aquisição de dados. Nos restantes bits são guardados os quatro bits menos significativos dos dados lidos.

7	6	5	4	3	2	1	0
CD3	CD2	CD1	CD0	MA3	MA2	MA1	MA0

MA0 a MA3 = n.º do canal a converter

CD0 a CD3 = Quatro bits menos significativos dos dados convertidos do canal seleccionado.

O registo 301H contém os 8 bits mais significativos dos dados convertidos.

7	6	5	4	3	2	1	0
CD11	CD10	CD9	CD8	CD7	CD6	CD5	CD4

CD4 a CD11 = Oito bits mais significativos.

**Os dados são guardados numa palavra de 12 bits divididos pelos 2 registos.**

O registo 302H é um registo de escrita/leitura que controla o número dos canais a partir dos quais se faz a aquisição.

Os 4 bits menos significativos referem-se ao canal inferior e os restantes 4 bits referem-se ao canal superior.

Para se realizar conversões num único canal os 4 bits mais significativos devem ser iguais aos 4 bits menos significativos, que é a situação que se adoptou. Por exemplo para se ler apenas a partir do canal número1 o registo teria (2#00010001#).

7	6	5	4	3	2	1	0
AH3	AH2	AH1	AH0	AL3	AL2	AL1	AL0

AL0 a AL3 = Inicio do scan address

AH0 a AH3 = Fim do scan address

## Registros de envio

Os registos 304H a 307H são usados na conversão dos dados de saída D/A.

O 304H e o 305H correspondem ao DAC 0 (canal de saída 0), ou seja ao conversor digital analógico 0.

O 305H e o 306H correspondem ao DAC 1.

Tal como nos registos de leitura os dados a enviar são repartidos por dois registos e terão um comprimento máximo de 12 bits.

7	6	5	4	3	2	1	0
DD3	DD2	DD1	DD0	X	X	X	X

304 h

X = Bits insignificantes

DD0 a DD3 = Quatro bits menos significativos do DAC 0.

7	6	5	4	3	2	1	0
DD11	DD10	DD9	DD8	DD7	DD6	DD5	DD4

305 h

DD4 a DD11 = Oito bits mais significativos do DAC 0.

## Registo de estado

O registo 308H é um registo só de leitura que fornece informações sobre a operação e a configuração da placa.

A atribuição dos bits deste registo é a seguinte:

7	6	5	4	3	2	1	0
EOC	U/B	MUX	INT	MA3	MA2	MA1	MA0

MA0 a MA3 = Fornece o estado corrente do multiplexer de selecção de canal, ou seja o canal que está a ser lido.

INT = Estado do interrupt, se este bit estiver no estado alto (1) significa que uma conversão ADC teve lugar, podendo ser feita outra conversão, leitura

MUX = Informação do estado em que está o switch de configuração para single-ended ou para diferencial. Toma o valor 1 para 16 canais (single-ended) e 0 para 8 canais (diferencial).

U/B = Informação acerca do modo em que o ADC está a operar, unipolar ou bipolar. Se o U/B estiver a 1 unipolar, se 0 bipolar.

EOC = estado do conversor ADC, se estiver a 1 significa que o conversor está ocupado, se estiver a 0, significa que o conversor está pronto para efectuar outra conversão.