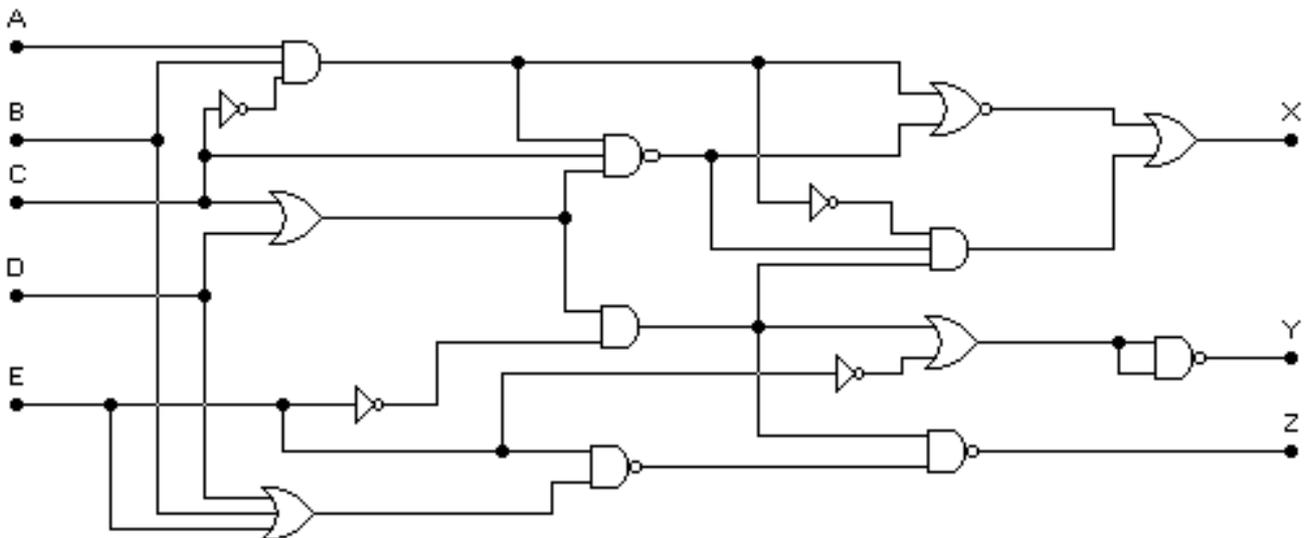


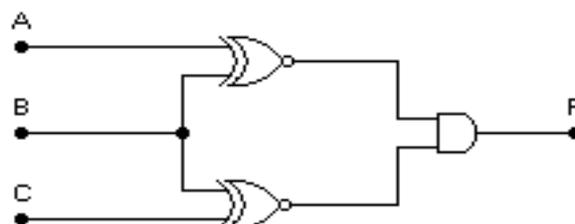
Folha de exercícios Nº 5

Análise e Síntese de Circuitos lógicos

- Desenhe o diagrama lógico das formas canónicas das seguintes funções:
 - $F(A,B,C)=\sum m(0,3,4,7)$
 - $F(X,Y,Z)=\prod M(0,1,6)$
 - $F(A,B,C,D)=\sum m(1,3,5,7,11,13)$
 - $F(W,X,Y,Z)=\prod M(7,11,13)$
 - Desenhe o diagrama lógico da função da alínea a) utilizando uma estrutura a dois níveis NAND-NAND.
 - Desenhe o diagrama lógico da função da alínea b) utilizando uma estrutura a dois níveis NOR-NOR
- Desenhe o diagrama lógico das seguintes funções utilizando portas AND, OR e NOT:
 - $F=\overline{AB(C+D)}$
 - $F=\overline{(A+B+CDE)}+\overline{BCD}$
 - $F=\overline{(A+B+CD)}$
 - $F=\overline{A+BC}$
 - $F=AB(C+\overline{B})$
- Demonstre que
 - $F=ABC\overline{D}$ pode ser implementado com uma porta NOR de duas entradas e uma porta NAND de duas entradas;
 - $F=ABCD$ pode ser implementado com portas NAND de duas entradas;
- Determine as expressões das funções lógicas representadas no diagrama.

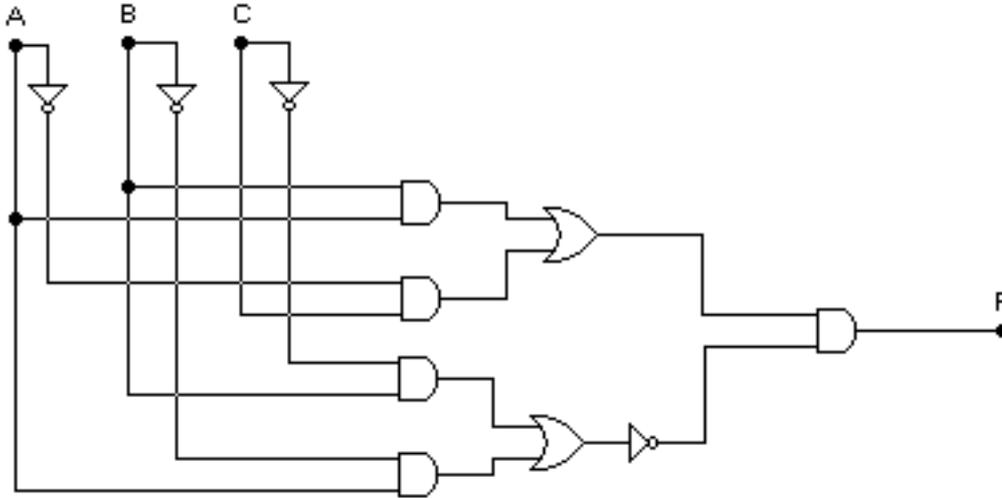


- Considere o diagrama lógico da figura.



- a) Determine a expressão lógica da função F representada no diagrama.
- b) Determine a forma canónica soma de produtos de F e implemente a função com uma estrutura a dois níveis NAND-NAND.

6. Determine e simplifique a expressão lógica da função F.



- 7. Sintetize, com portas lógicas elementares, um circuito votador de 3 entradas. Neste tipo de circuito, a saída está a zero se duas ou mais entradas estão a zero e está a um se duas ou mais entradas estão a um.
- 8. Projecte um circuito votador de 4 entradas. Cada entrada está associada a um voto a favor ou contra representados pelos valores binários 1 e 0 respectivamente. O circuito deve apresentar três saídas, activas a um, para cada uma das seguintes situações:
 - Aprovação** - 3 ou mais votos a favor;
 - Reprovação** - 3 ou mais votos contra;
 - Empate** - 2 votos a favor e 2 votos contra.
- 9. Construa um circuito combinacional que permita determinar se num conjunto de 4 bits existe um número par de 1's.
- 10. Construa um circuito que efectue o sistema de conversão apresentado na tabela de verdade:

Entradas				Saídas			
D	C	B	A	D'	C'	B'	A'
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0

- 11. Construa um circuito comparador de dois bits, de acordo com o diagrama de blocos da figura.

