

Engenharia de Sistemas e Informática - 1º Ano

Sistemas Digitais

Frequência-6/2/98

Duração: 2h30m

1) Efectue as seguintes conversões entre sistemas de numeração:

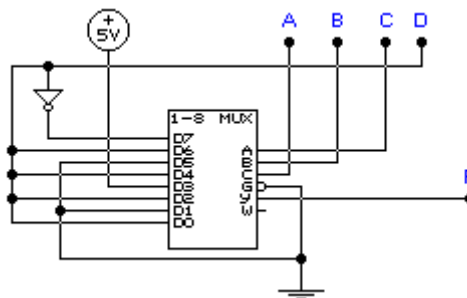
- a) $X_{(8)} = 32_{(10)}$ b) $X_{(8)} = 10100110_{(2)}$
 c) $X_{(16)} = 101_{(8)}$ d) $X_{(16)} = 43_{(10)}$

2) Simplifique as seguintes expressões lógicas, utilizando mapas de Karnaugh:

- a) $\overline{(A \oplus B)} + A\overline{B}$
 b) $\overline{AB} + \overline{AC} + \overline{BC} + \overline{ABC}$

Demonstre o resultado obtido por aplicação dos teoremas da Álgebra de Boole.

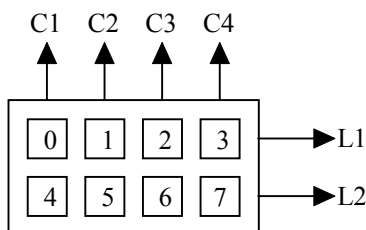
3) Considere a função $F(A,B,C,D)$ implementada com o multiplexer de 8:1 da figura seguinte:



- a)- Determine a forma canónica produto de somas.
 b)- Determine a forma mínima soma de produtos.
 c)- Implemente a função com um multiplexer de 4:1.

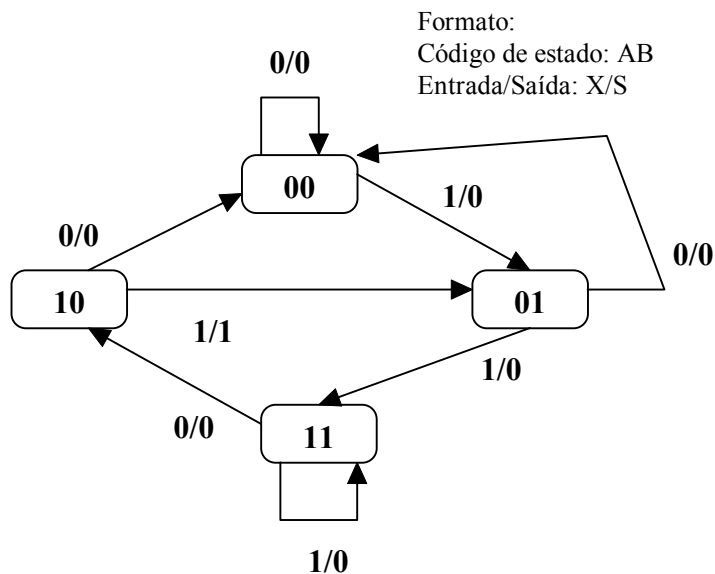
4)- Sintetize, com portas lógicas elementares, um circuito votador de 3 entradas. Neste tipo de circuito, a saída está a zero se duas ou mais entradas estão a zero e está a um se duas ou mais entradas estão a um.

5)- Suponha que se dispõe de um teclado octal como o representado na figura. O teclado dispõe de 4 sinais C1, C2, C3, C4 que são postos a um quando se pressiona uma tecla da respectiva coluna e dois sinais L1, L2 que são postos a um quando se pressiona uma tecla da respectiva linha. Por exemplo, quando se pressiona a tecla 5, as saídas C2 e L2 apresentam o valor um. Construa um circuito combinacional que codifique a tecla premida de acordo com a tabela.

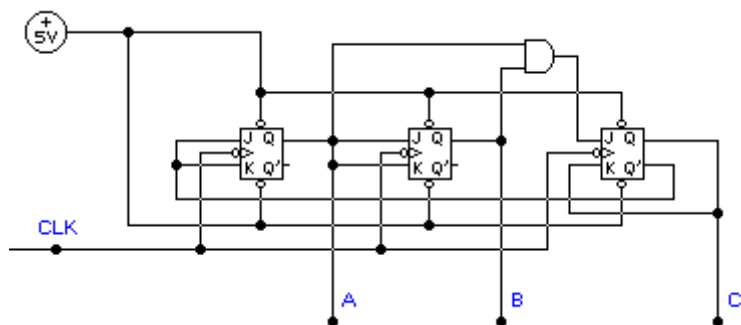


Tecla premida	Saídas		
	C	B	A
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

6) Projectar com flip-flops JK o circuito sequencial de acordo com o diagrama de estados da figura

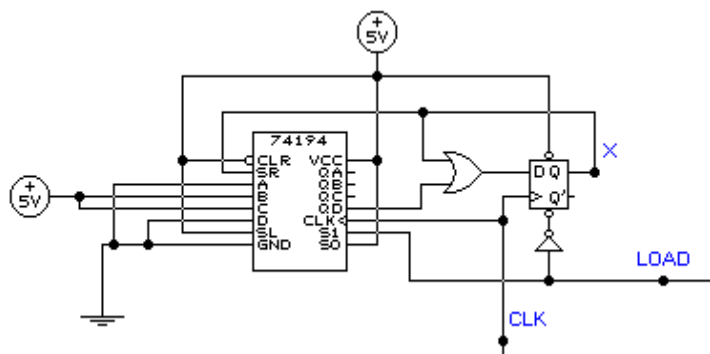


7) Efectue a análise do circuito sequencial da figura seguinte.



8)- Com base num registo de deslocamento de três bits (SIPO), projecte um contador em anel, do tipo standart e auto-corrector.

9)- Considere o circuito da figura seguinte.



FUNCTION TABLE													
INPUTS									OUTPUTS				
CLEAR	MODE		CLOCK	SERIAL		PARALLEL				Q _A	Q _B	Q _C	Q _D
	S1	S0		LEFT	RIGHT	A	B	C	D				
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	Q _{A1}	Q _{B1}	Q _{C1}
H	L	L	↑	X	L	X	X	X	X	L	Q _{A1}	Q _{B1}	Q _{C1}
H	H	L	↑	H	X	X	X	X	X	Q _{B1}	Q _{C1}	Q _{D1}	H
H	H	L	↑	L	X	X	X	X	X	Q _{B1}	Q _{C1}	Q _{D1}	L
H	L	L	X	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}

Descreva o comportamento do circuito e complete o diagrama temporal.

