Engenharia de Sistemas e Informática - 1º Ano
Sistemas Digitais
Exame - Época de Recurso-12/9/2000

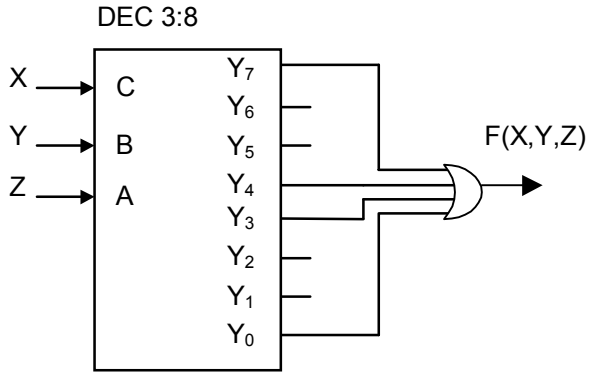
Duração:2h30m

1) Efectue as seguintes conversões entre sistemas de numeração:

a) $X_{(16)} = 45_{(8)}$ b) $X_{(10)} = 101_{(16)}$ c) $X_{(2)} = 29_{(10)}$ d) $X_{(8)} = FA1_{(16)}$

2) Implemente uma porta NOT a partir de uma porta XOR.

3) Considere a função F(X,Y,Z) implementada no circuito lógico da figura.



Determine:

a) a forma canónica soma de produtos;
b) a forma mínima produto de somas;
c) um novo circuito lógico que implemente a função utilizando um multiplexer de 4:1.

4) Determine a tabela de verdade, a forma canónica produto de somas, o mapa de Karnaugh e a forma mínima soma de produtos das seguintes funções lógicas:

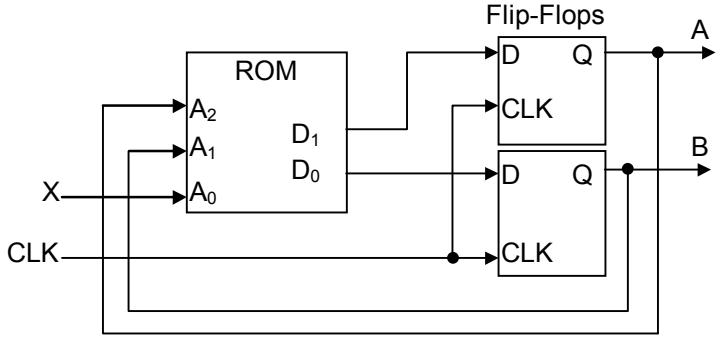
a) $F(X,Y,Z) = Y\overline{Z} + \overline{X}YZ + XYZ$ b) $F(A,B,C,D) = A + ABD + \overline{A}BD + \overline{A}B + DA + \overline{D}A$

Demonstre, utilizando os teoremas da Álgebra de Boole, o resultado obtido para a forma mínima soma de produtos.

5) Projecte, com portas lógicas elementares, um circuito votador de 3 entradas. Cada entrada está associada a um voto a favor ou contra, representado pelos valores binários 1 e 0 respectivamente. O circuito deve apresentar uma saída cujo valor é 1 para um resultado de votação favorável e 0 no caso contrário. Implemente o circuito apenas com portas NOR.

6) Descreva os diferentes tipos de saídas dos circuitos integrados da família TTL.

7) Considere o circuito sequencial síncrono da figura.



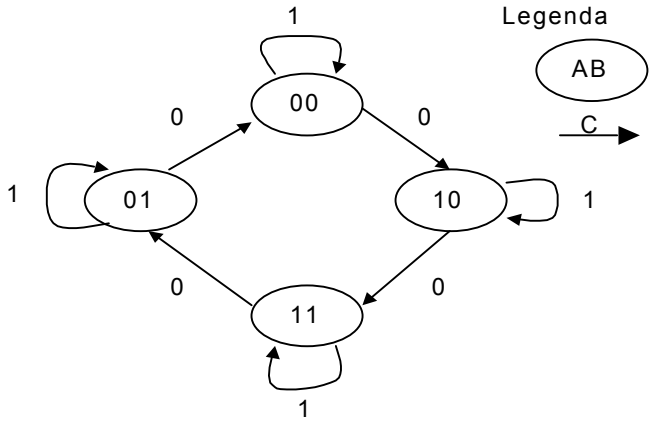
Conteúdo da ROM (em hexadecimal)

Endereços			Dados	
A2	A1	A0	D1	D0
0h			1h	
1h			2h	
2h			3h	
3h			0h	
4h			0h	
5h			3h	
6h			2h	
7h			1h	

a) Efectue a análise do circuito (tabela de estados, diagrama de estados e descrição funcional).
b) Implemente o mesmo circuito com flip-flops J-K e portas lógicas elementares.

8) Considere o diagrama de estados da figura. Implemente o respectivo circuito sequencial síncrono:

a) utilizando flip-flops D e portas lógicas elementares;
b) utilizando flip-flops J-K e multiplexers de 8:1 para o descodificador de estado seguinte.



9) Implemente um flip-flop J-K a partir de um flip-flop D e alguma lógica elementar.

10) Utilizando flip-flops D, projecte um contador binário de 3 bits. O contador deverá permitir, utilizando as entradas assíncronas PRESET e CLEAR dos flip-flops, a inicialização assíncrona no estado 000. O carregamento em paralelo é activado pela entrada RESET activa a 1.

11) Apresente a estrutura geral (diagrama de blocos) de um circuito sequencial síncrono. Indique e descreva as variáveis deste tipo de sistema digital e a função de cada um dos blocos do diagrama.