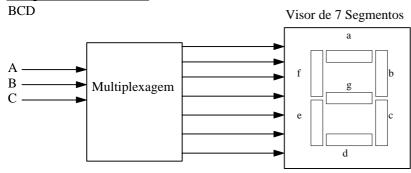
Trabalho Prático Nº 3

Conversor BCD-7 Segmentos com multiplexers

1-Introdução

Pretende-se implementar um circuito que converta um código BCD de três bits (representação dos dígitos 0 a 7 em código binário natural) em código de 7 segmentos, recorrendo a *multiplexers* de 4:1.

Diagrama de blocos



A implementação do bloco de multiplexagem será feita com circuitos integrados 74153 que disponibilizam dois *multiplexers* de 4:1.

As saídas do módulo de multiplexagem serão ligadas a um visor de 7 segmentos cujas entradas são activas a zero.

IC 74153

Este circuito integrado disponibiliza dois multiplexers de 4:1 com entradas de selecção comuns (A e B). Cada um dos multiplexers tem um entrada adicional de activação *STROBE* (G1 e G2). Estas entradas são activas a zero, pelo que deverão ser colocadas ao nível baixo (*L*) para que a função de multiplexagem seja realizada.

Tabela funcional

BCD				7 Segmentos						
	С	В	Α	а	b	С	d	е	f	g
0	0	0	0	0	0	0	0	0	0	1
1	0	0	1	1	0	0	1	1	1	1
2	0	1	0	0	0	1	0	0	1	0
3	0	1	1	0	0	0	0	1	1	0
4	1	0	0	1	0	0	1	1	0	0
5	1	0	1	0	1	0	0	1	0	0
6	1	1	0	1	1	0	0	0	0	0
7	1	1	1	0	0	0	1	1	1	1

2-Execução do trabalho

1)-Síntese do módulo de multiplexagem

Sendo um sistema com três variáveis de entrada (CBA) e dispondo apenas de *multiplexers* de 4:1 (duas entradas de selecção), deve-se proceder à redução da tabela funcional.

Definindo cada uma das saídas (a,b,c,d,e,f,g) em função da variável de entrada A, obtém-se uma nova tabela funcional.

Tabela funcional a implementar

	7 Segmentos							
С	В	а	b	С	d	е	f	g
0	0	Α						
0	1	0						
1	0	A'						
1	1	A'						

Complete a tabela funcional a implementar e desenhe o diagrama lógico.

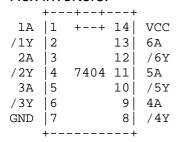
Esta metodologia de implementação implica a utilização de um circuito adicional para obter o valor complementado da variável A, utilizando-se para o efeito um IC 7404.

2)-Montagem e teste

Utilize os comutadores para fornecer as entradas (CBA) e visualize o resultado no visor de 7 segmentos de ânodo comum.

7404

Hex inverters.



$$/Y = \overline{A}$$

74153

Dual 4-Line to 1-Line data selector/multiplexer with separate enables.

	+	-++-	+	
/1G	1	++	16	VCC
В	2		15	/2G
1C3	3		14	A
1C2	4	74	13	2C3
1C1	5	153	12	2C2
1C0	6		11	2C1
1Y	7		10	2C0
GND	8		9	2Y
	+		+	

FUNCTION TABLE

SELECT INPUTS		DATA INPUTS				STROBE	OUTPUT
В	ВА		Ç1	C2	C3	ខ	Y
х	X	х	X	X	×	Ŧ	Ĺ
L	L	L	X	х	х	l.	Ł
] [L	Н	X	×	×	Ĺ	Н
∟	Н	х	L	X	×	Ł	L
L	н	х	Н	X	x j	Ł	н
н	Ł	х	X	L	×	L :	I.
н	L	х	Х	Н	ж	l <u>.</u>	Н
13	Н	х	х	X	ᄔ	Ł	L
H	_ ⊢	x	X_	x	н	l.	н

Solect inputs A and B are common to both sections.

H = high level, L = low level, X = irrelevant